



设计方案名称：CI1301/CI1302/CI1303电池供电应用方案参考设计原理图

方案特点：单麦单端输入、播报音输出，语音系统采用电池供电

应用场景：电池供电类智能语音终端，麦克风输入线路总长度不大于20cm

更多资料参考我司官网：<https://document.chipintelli.com>

设计时间：20230621

特别提示：

- 1、启英泰伦提供了全系列芯片的多种应用方案参考设计原理图，可以满足多种应用的需求；
- 2、应用方案进行应用设计时，需结合应用终端的系统特性和具体应用场景，在启英泰伦提供的多种参考设计中，选择最适合终端应用的设计方案进行参考和应用设计优化。
- 3、由于启英泰伦无法掌握所有终端产品的系统特性和应用需求，终端产品在设计验证阶段，均应注意阅读参考设计原理图中的应用说明和设计注意事项，并与我司FAE人员保持充分的沟通。



Title : Front Cover		
Size B	Document Number <Doc>	Rev 1.3
Date:	Wednesday, June 28, 2023	Sheet 1 of 3

版本	修改记录	作者
V1.0	初版	启英泰伦
V1.1	修改文字描述	启英泰伦
V1.2	修改RC使用说明	启英泰伦
V1.3	RX线路串接电阻改为470欧，功放输入信号参考地采用AGND，优化文字描述	启英泰伦

ChipIntelli 成都启英泰伦科技有限公司 Chipintelli Technology Co.,Ltd.		
Title : Revision History		
Size A	Document Number <Doc>	Rev 1.3
Date:	Friday, May 26, 2023	Sheet 2 of 3

以下应用场景可使用芯片内部的RC振荡器，无需配置外部晶体：
 1、无串口通讯或OTA功能需求、无需芯片输出高精度PWM、对系统主频精度无要求的应用方案
 2、需要串口通讯的应用方案：工作环境温度为-10°C~+70°C、且与上位机串口通讯的波特率≤115200bps
 3、需要串口通讯的应用方案：工作环境温度为-20°C~+85°C、且本方案与上位机均采用串口波特率自适应设计



设计注意事项：

- Pin12管脚在芯片内部预置有3.3V上拉，上电时系统将检测该管脚是否被置为3.3V高电平，若是高电平且检测UART0管脚有外部输入的升级信号，芯片即进入升级模式。若该管脚外部接下拉电阻到地，芯片上电时可跳过升级模式检测环节直接进入正常启动模式，以实现系统的快速开机
- Pin16为模拟IO口，不支持5V电平，其余IO口均可支持开漏上拉至5V电平，此时若需外接5V电平通讯，则需配置5V上拉电阻，且需软件配置为开漏模式，具体配置方法请参阅设计指导文件《!!!重要Readme!!!.pdf》最新版本文档中的说明
- Pin10、11、12为LRCLK、SCLK、SDO信号，需预留测试点以便于语音调试

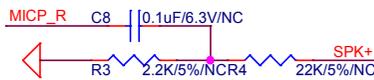
PCB设计要求：

- Pin1-Pin4电源管脚的外接电容与对应管脚之间的走线长度不大于3mm，宽度不小于0.3mm，电容接地端与Pin5的之间的接地回路走线长度不大于5mm
- 以下网络需预留（喷锡工艺方式）测试点以用于自动化测试，测试点直径（边长）不小于1.5mm、间距不小于2mm：TX0、RX0、VBAT_IN、GND、MICL+、SPK+、SPK-、PG_EN(Pin12)、(VDD11)

语音芯片电路

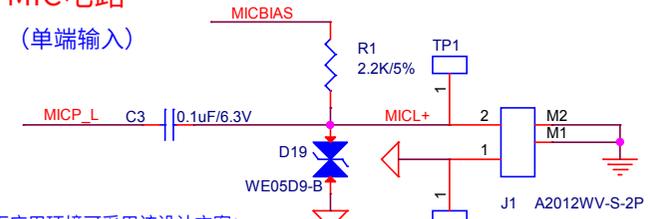
AEC电路

AEC为可选配置，若应用方案没有回声消除功能的需求，则C8、R3、R4均可NC



MIC电路

(单端输入)



以下应用环境可采用该设计方案：
 1、应用方案工作环境需没有电磁干扰源或噪声干扰源
 2、麦克风输入线路总长度不超过20厘米

标准软件默认的MIC配置状态为差分输入状态，MIC采用单端输入方式时需更改软件配置，具体配置方法请参阅设计指导文件《!!!重要Readme!!!.pdf》最新版本文档中的说明

PCB设计要求（默认元件层为TOP层）：

- PCB布线时首先设计MIC线路走线，要求走线路径顺畅，最小化走线长度
- MIC电路走线远离其它走线，且线路全部在TOP层走线，走线不换位
- MIC走线两边包AGND地，MIC电路下方的BOTTOM层铺AGND地
- D19紧靠输入端口J1放置



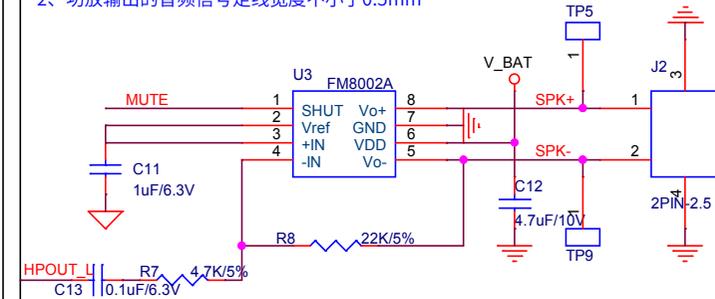
AB类功放电路（可选）

电路设计注意事项：

- 根据应用的需求，选择适合的（数字或模拟）功放芯片，并按照功放芯片对应的参考电路进行设计
- MUTE信号根据功放型号选择上拉/下拉（上电静音状态），CI130X芯片与此信号对应的管脚有内部上拉电阻，因此无需再外加上下拉电阻。若采用4890系列功放（低电平静音），则需配置4.7K的接地下拉电阻

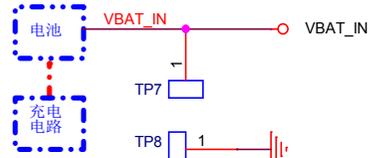
PCB设计要求：

- 若PCB为多层板，功放电路单元区域放置不少于10个接地过孔，以保证该单元电路的接地和散热性能
- 功放输出的音频信号走线宽度不小于0.5mm

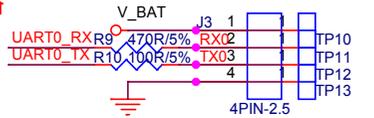


电池供电电路

- 供电范围要求：3.6V-5V，纹波<300mV
- 采用功放电路，电池的电流输出能力需保证瞬间电流可达500mA

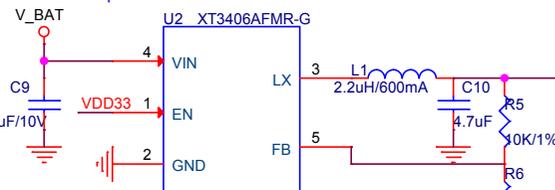


升级接口电路



DCDC供电电路

注意：若电池供电应用方案有超待机功耗要求，则需采用该电路为CI130X芯片提供1.1V电压（芯片详细功耗参数可查阅芯片的Datasheet，该Datasheet或从我司AI平台<https://document.chipintelli.com-硬件开发-芯片数据手册>目录中获取）



设计注意事项：

- 1.1V输出要求：1.1V±5%，纹波≤±25mV，电流≥150mA
- DC-DC和电感器件请在我司的器件兼容列表范围内选用

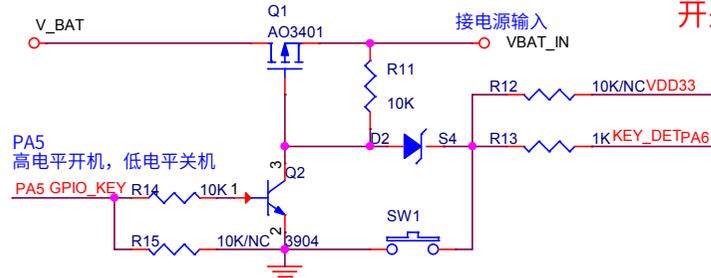
PCB设计要求：

- 滤波电容C9紧靠电源芯片管脚放置，电容与芯片管脚之间的走线不换位
- 保证DCDC电路单元下方BOTTOM层GND覆铜的完整性，不可有信号线从该覆铜区域穿过
- DCDC电路单元区域放置不少于10个接地过孔，以保证该单元电路的接地和散热性能
- 1.1V信号走线线路宽度不小于0.3mm

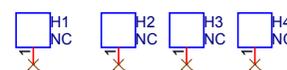
开关机电路

开机流程：系统处于关机状态，按键触发SW1导通，CI130X芯片上电后GPIO_KEY输出高电平，进入开机状态

关机流程：系统处于开机状态，按键触发SW1导通，KEY_DET被置为低电平，进入关机状态



MARK & HOLE



CI1301&CI1302&CI1303电池供电应用方案参考设计原理图

Chipintelli 成都启英泰伦科技有限公司 Chipintelli Technology Co., Ltd.			
Title :Battery-application			
Size Custom	Document Number <Doc>	Rev 1.3	
Date: Wednesday, June 28, 2023	Sheet 3	of 3	