

CI1306 数据手册

高性能神经网络智能语音芯片

QFN40 长 5mm 宽 5mm 高 0.85mm



• 神经网络处理器 (BNPU)

- BNPU V3, 支持 DNN\TDNN\RNN 等神经网络及卷积计算, 支持语音识别、声纹识别、端侧 NLP、语音增强、语音检测等功能

• CPU 和存储器

- CPU 主频可达 240 MHz
- 内置 4MBytes Flash 存储器
- 内置 640KBytes SRAM
- 内置 512bit eFuse, 可用于应用加密

• Audio Codec

- 高性能低功耗 audio ADC, SNR \geq 95dB
- 低功耗 audio DAC, SNR \geq 95dB

• 音频接口

- 1 路 IIS 接口, 支持主从可配
- 1 路双通道 PDM 接口

• ADC 和 PWM

- 内置 4 通道 12bit SAR ADC
- 支持 6 路 PWM 接口

• GPIO

- 26 个高速 GPIO, 响应速率可达 20MHz
- 其中 18 个 GPIO 支持 5V 输入

• 复位和电源管理

- 内置电源管理单元 PMU
- PMU 输入电压范围: 3.6V 到 5.5V
- 内置上电复位 (POR)
- 内置电压检测 (PVD)

• 时钟

- 内置高精度 RC 振荡器, 硬件方案无需外接晶体振荡器
- 支持外接晶体振荡器 (对晶振精度有高要求的特殊应用场合可选)

• 通讯接口

- 1 路 IIC 接口
- 3 路 UART 接口, 支持 5V 通讯, 支持最高 3Mbps 速率

• 定时器和看门狗

- 内置 4 组 32 位定时器和 2 组看门狗

目录

1 概述.....	3
1.1 功能描述.....	3
1.2 芯片规格.....	4
2 引脚图和功能描述.....	7
2.1 引脚图.....	7
2.2 管脚描述.....	8
2.3 复用功能.....	11
3 电气特性.....	12
4 封装信息.....	13
5 订购信息.....	14
6 应用方案.....	15
6.1 应用参考电路图.....	15
6.2 应用其它注意事项.....	16

表格

表 2-1 管脚描述.....	8
表 2-2 IO 复用功能.....	11
表 3-1 电气特性表.....	12
表 5-1 订购信息表.....	14

1 概述

1.1 功能描述

CI1306 是启英泰伦研发的新一代高性能神经网络智能语音芯片，集成了启英泰伦自研的脑神经网络处理器 BNPU V3 和 CPU 内核，系统主频可达 240MHz，内置高达 640KByte 的 SRAM，集成 PMU 电源管理单元和高精度 RC 振荡器，集成双通道高性能低功耗 Audio Codec 和多路 UART、IIC、IIS、PWM、GPIO、PDM 等外围控制接口。芯片仅需少量电阻电容等外围器件就可以实现各类智能语音产品硬件方案，性价比极高。

CI1306 使用工业级设计标准，具有较高的环境可靠性，芯片工作温度范围在-40℃到+85℃之间，符合 MSL3 级湿敏等级，符合 IEC 61000-4-2 的 4KV 接触放电试验标准，符合 FCC 电磁兼容标准，符合 ROHS 和 REACH 环保标准。

CI1306 采用了启英泰伦的 3 代 BNPU 技术，能支持 DNN\TDNN\RNN 等神经网络及卷积运算，支持语音识别、声纹识别、端侧 NLP、语音增强、语音检测等功能，具备强劲的回声消除和环境噪声抑制能力，语音识别效果优于其它语音芯片。该芯片方案还支持汉语、英语、日语等多种全球语言，可广泛应用于家电、照明、玩具、可穿戴设备、工业、汽车等产品领域，实现语音交互及控制和各类智能语音方案应用。

1.2 芯片规格

CI1306 芯片功能框图如下图所示：

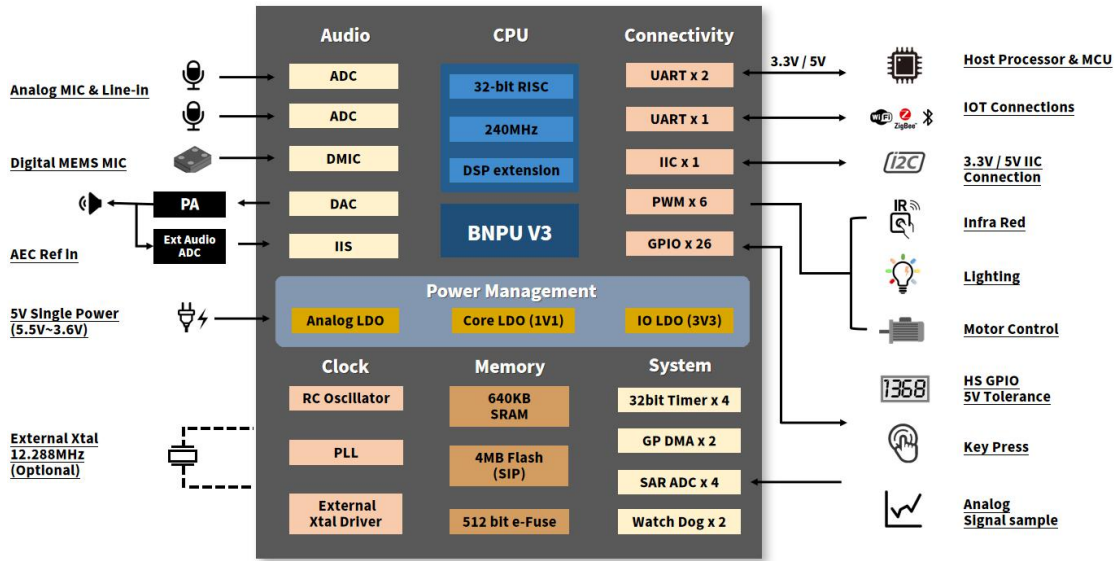


图 1-1 芯片功能框图

■ 神经网络处理器 BNPU V3

- 采用硬件 BNPU 进行神经网络运算，BNPU 升级为 V3 版本，增强 AI 语音处理功能，能支持 DNN\TDNN\RNN 等神经网络及卷积运算，支持语音识别、声纹识别、端侧 NLP、语音增强、语音检测等功能

■ CPU

- 32 位高性能 CPU，运行频率最高支持 240MHz
- 32-bit 单周期乘法器，支持 DSP 扩展加速

■ 存储器

- 内置 640KB SRAM
- 内置 512bit eFuse
- 内置 4MB Flash

■ 音频接口

- 内置高性能低功耗 Audio Codec 模块，支持双路 ADC 采样和单路 DAC 播放
- 支持 Automatic Level Control (ALC) 功能
- 支持 8kHz/16kHz/24kHz/32kHz/44.1kHz/48kHz 采样率
- 支持一路 IIS 音频扩展通路
- 支持一路 PDM 接口，可对接单个或两个数字 MEMS 麦克风

■ 电源管理单元 PMU

- 内置 3 个高性能 LDO，无需外加电源芯片，外围仅需少量阻容器件
- 支持 5V 供电直接输入，供电范围最小支持 3.6V 输入，最大支持 5.5V 输入

■ 时钟

- 内置高精度 RC 振荡器，无需外部晶体和电容，温漂小于 2%
- 也可以外接无源晶体，应用于对晶振精度有高要求的特殊场景

■ SAR ADC

- 4 路 12bit SAR ADC 输入通道，采样频率可达 1MHz
- ADC IO 可与数字 GPIO 进行功能复用

■ 外设和定时器

- 3 路 UART 接口，最高可支持 3M 波特率
- 1 路 IIC 接口，可以外接 IIC 器件进行扩展
- 6 路 PWM 接口，灯控和电机类应用可直接驱动
- 内置 4 组 32-bit timer
- 内置 1 组独立看门狗 (IWDG)
- 内置 1 组窗口看门狗 (WWDG)

■ GPIO

- 支持 26 个 GPIO 口，可以作为主控 IC 使用
- 除 PD 对应的 4 个 GPIO 口外，其它 GPIO 口可配置中断功能，全部 GPIO 口支持上下拉可配置
- 部分 GPIO 支持宽压 5V 电平信号直接通信，无需外接电平转换

■ 软件开发支持

- 提供完整软件开发包、应用方案示例和语音开发平台在线制作固件等功能，详情请访问：<https://platform.chipintelli.com>

■ 固件烧录和保护

- 支持 UART 升级和固件保护

■ EMC 和 ESD

- 良好 EMC 设计，支持 FCC 标准
- 内部 ESD 增强设计，可通过 4KV 接触放电试验

■ ROHS 和 REACH

- 采用环保材料，支持通过 ROHS 和 REACH 测试

■ 封装和工作温度范围

- 封装形式: QFN40, 尺寸为长 5mm, 宽 5mm, 高 0.85mm
- 环境工作温度: -40℃ 到 85℃

2 引脚图和功能描述

2.1 引脚图

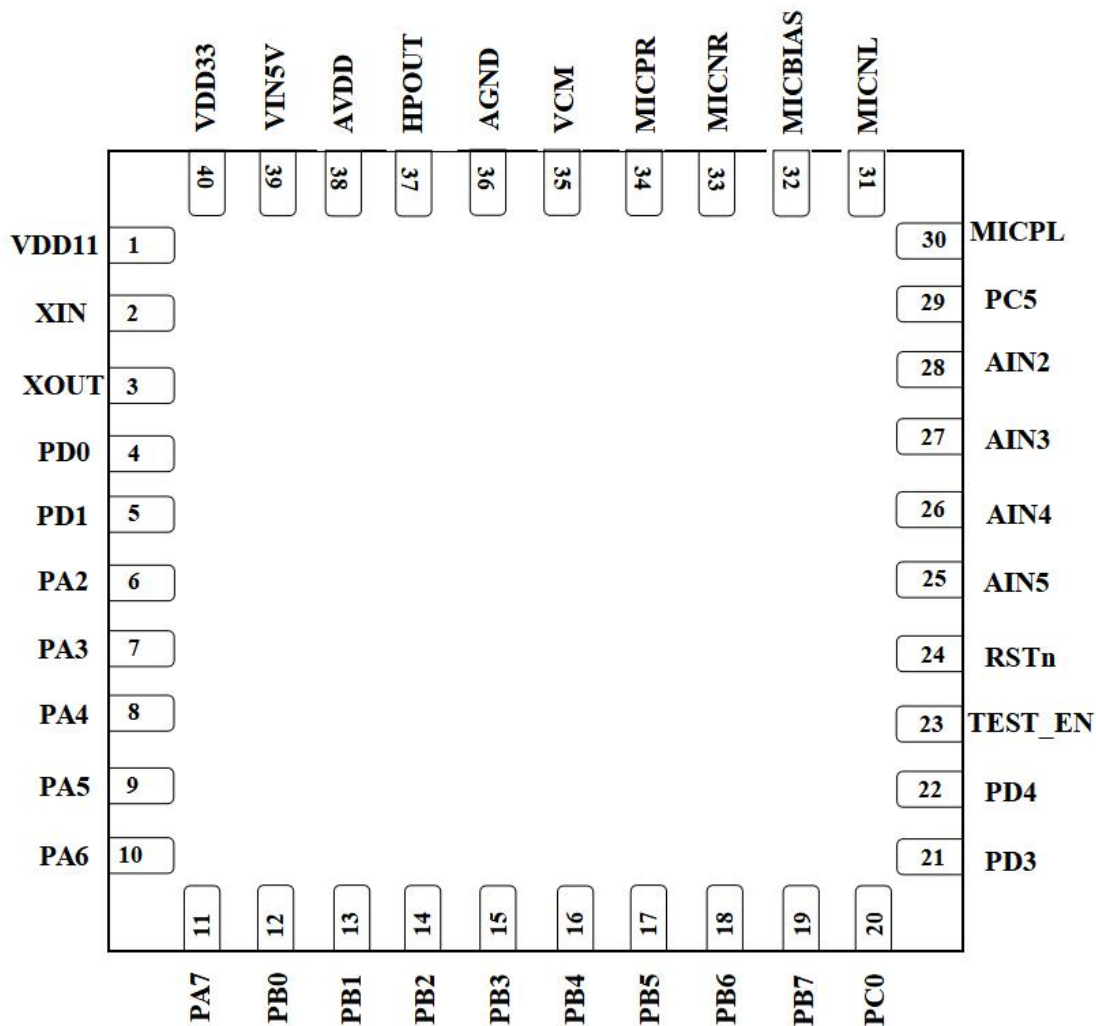


图 2-1 CI1306 QFN40 引脚图

2.2 管脚描述

表 2-1 管脚描述

管脚号	管脚名称	类型	IO 5V 耐压	IO 上电默 认状态	管脚复用和功能描述
1	VDD11	P	-	-	1.1V LDO 输出管脚，同时也是内核供电输入管脚，外接 4.7uF 电容
2	XIN	I	-	-	1. 外部晶振管脚 XIN（上电默认状态，正常应用无需外接晶振） 2. GPIO PA0 3. PWM5
3	XOUT	O	-	-	1. 外部晶振管脚 XOUT（上电默认状态，正常应用无需外接晶振） 2. GPIO PA1
4	PD0	IO	√	IN, T+D	GPIO PD0
5	PD1	IO	√	IN, T+D	GPIO PD1
6	PA2	IO	√	IN, T+D	1. GPIO PA2（上电默认状态） 2. IIS_SDI 3. IIC_SDA 4. UART1_TX 5. PWM0
7	PA3	IO	√	IN, T+D	1. GPIO PA3（上电默认状态） 2. IIS_LRCLK 3. IIC_SCL 4. UART1_RX1 5. PWM1
8	PA4	IO	√	IN, T+U	1. GPIO PA4（上电默认状态）/PG_EN（根据上电时电平状态判断是否进行编程，高电平时启动编程功能） 2. IIS_SDO 3. PWM2
9	PA5	IO	√	IN, T+D	1. GPIO PA5（上电默认状态） 2. IIS_SCLK 3. PDM_DAT 4. UART2_TX 5. PWM3
10	PA6	IO	√	IN, T+D	1. GPIO PA6（上电默认状态） 2. IIS_MCLK 3. PDM_CLK 4. UART2_RX 5. PWM4
11	PA7	IO	√	IN, T+D	1. GPIO PA7（上电默认状态） 2. PWM0 3. UART1_TX 4. EXT_INT[0]
12	PB0	IO	√	IN, T+D	1. GPIO PB0（上电默认状态） 2. PWM1 3. UART1_RX 4. EXT_INT[1]

13	PB1	IO	√	IN, T+D	1. GPIO PB1 (上电默认状态) 2. PWM2 3. UART2_TX
14	PB2	IO	√	IN, T+D	1. GPIO PB2 (上电默认状态) 2. PWM3 3. UART2_RX
15	PB3	IO	√	IN, T+D	1. GPIO PB3 (上电默认状态) 2. PWM4 3. IIC_SDA
16	PB4	IO	√	IN, T+D	1. GPIO PB4 (上电默认状态) 2. PWM5 3. IIC_SCL
17	PB5	IO	√	IN, T+U	1. GPIO PB5 (上电默认状态) 2. UART0_TX 3. IIC_SDA 4. PWM1
18	PB6	IO	√	IN, T+U	1. GPIO PB6 (上电默认状态) 2. UART0_RX 3. IIC_SCL 4. PWM2
19	PB7	IO	√	IN, T+U	1. GPIO PB7 (上电默认状态) 2. UART1_TX 3. IIC_SDA 4. PWM3
20	PC0	IO	√	IN, T+U	1. GPIO PC0 (上电默认状态) 2. UART1_RX 3. IIC_SCL 4. PWM4
21	PD3	IO	-	IN, T+D	GPIO PD3
22	PD4	IO	-	IN, T+D	GPIO PD4
23	TEST_EN	I	-	-	测试引脚 Note1
24	RSTn	I	-	-	复位引脚 Note2
25	AIN5	IO	-	IN, T+D	1. GPIO PC1 (上电默认状态) 2. UART2_TX 3. PWM3 4. PDM_DAT 5. SAR ADC input channel 5
26	AIN4	IO	-	IN, T+U	1. GPIO PC2 (上电默认状态) 2. UART2_RX 3. PWM2 4. PDM_CLK 5. SAR ADC input channel 4
27	AIN3	IO	-	IN, T+D	1. GPIO PC3 (上电默认状态) 2. IIC_SDA 3. PWM1 4. PDM_DAT 5. SAR ADC input channel 3
28	AIN2	IO	-	IN, T+U	1. GPIO PC4 (上电默认状态) 2. IIC_SCL 3. PWM0 4. PDM_CLK 5. SAR ADC input channel 2
29	PC5	IO	√	IN, T+D	GPIO PC5/BOOT_SEL (根据上电时电平状态判断系统启动的入口设备, 低电平时

					从 Flash 启动, 高电平时从 SRAM 启动)
30	MICPL	I	-	-	Left Microphone P input
31	MICNL	I	-	-	Left Microphone N input
32	MICBIAS	O	-	-	Microphone bias output
33	MICNR	I	-	-	Right Microphone N input
34	MICPR	I	-	-	Right Microphone P input
35	VCM	O	-	-	VCM Output
36	AGND	P	-	-	Analog ground
37	HPOUT	O	-	-	DAC output
38	AVDD	P	-	-	3.3V 模拟 LDO 输出管脚, 同时也是模拟供电输入管脚, 外接 4.7uF 电容
39	VIN5V	P	-	-	VIN5V 是 PMU 电源输入引脚。正常工作输入电压范围为 3.6V-5.5V。外部连接一个 4.7uF 输入电容器。该引脚的最大输入电压为 6.5V。请注意该引脚需要添加过压和浪涌保护装置, 例如 TVS 和 4.7 欧姆电阻, 以防止浪涌冲击
40	VDD33	P	-	-	3.3V LDO 输出管脚, 外接 4.7uF 电容
41	GND	P	-	-	芯片底部焊盘接地 Note3

符号定义:

I 输入

O 输出

IO 双向

P 电源和地

T+D 三态下拉

T+U 三态上拉

OUT 上电默认输出

IN 上电默认输入

所有 IO 支持驱动能力可配, 上下拉电阻可配。

Note1: TEST_EN 是使能测试功能引脚为, 内部有下拉, 当上电时检测该引脚输入电平, 为低电平时芯片正常启动, 为高电平时进入测试模式。

Note2: RSTn 是外部复位输入引脚, 拉低时间大于 100uS 时使能芯片复位。

Note3: QFN40 封装底部有散热焊盘, 使用时需要接到地。

2.3 复用功能

表 2-2 IO 复用功能

Pin Name	Function1	Function2	Function3	Function4	Function5	Analog Function	Specific Function
XIN	PA0	PWM5	-	-	-	XIN	-
XOUT	PA1	-	-	-	-	XOUT	-
PA2	PA2	IIS_SDI	IIC_SDA	UART1_TX	PWM0	-	-
PA3	PA3	IIS_LRCLK	IIC_SCL	UART1_RX	PWM1	-	-
PA4	PA4	IIS_SDO	-	-	PWM2	-	PG_EN Note1
PA5	PA5	IIS_SCLK	PDM_DAT	UART2_TX	PWM3	-	-
PA6	PA6	IIS_MCLK	PDM_CLK	UART2_RX	PWM4	-	-
PA7	PA7	PWM0	UART1_TX	EXT_INT[0]	-	-	-
PB0	PB0	PWM1	UART1_RX	EXT_INT[1]	-	-	-
PB1	PB1	PWM2	UART2_TX	-	-	-	-
PB2	PB2	PWM3	UART2_RX	-	-	-	-
PB3	PB3	PWM4	IIC_SDA	-	-	-	-
PB4	PB4	PWM5	IIC_SCL	-	-	-	-
PB5	PB5	UART0_TX	IIC_SDA	PWM1	-	-	-
PB6	PB6	UART0_RX	IIC_SCL	PWM2	-	-	-
PB7	PB7	UART1_TX	IIC_SDA	PWM3	PDM_DAT	-	-
PC0	PC0	UART1_RX	IIC_SCL	PWM4	PDM_CLK	-	-
AIN5	PC1	-	UART2_TX	PWM3	PDM_DAT	AIN5	-
AIN4	PC2	-	UART2_RX	PWM2	PDM_CLK	AIN4	-
AIN3	PC3	-	IIC_SDA	PWM1	PDM_DAT	AIN3	-
AIN2	PC4	-	IIC_SCL	PWM0	PDM_CLK	AIN2	-
PC5	PC5	-	-	-	-	-	BOOT_SEL

Note1: 芯片 8 脚 PG_EN (PA4) 内部默认上拉, 当上电判断为高时, 芯片上电时检测到 UART0 上有升级信号即可自动进入升级模式, 这时可使用配套的升级工具对芯片内部的 Nor Flash 进行编程。未检测到 UART0 上有升级信号将进入正常工作模式。

3 电气特性

表 3-1 电气特性表

符号	参数	最小值	典型值	最大值	单位
VIN5V	PMU输入管脚电压，一般为5V	3.6	5	5.5	V
AVDD	模拟和Codec供电电压	2.97	3.3	3.63	V
VDD33	芯片IO供电电压	2.97	3.3	3.63	V
VDD11	芯片内核供电电压	0.99	1.1	1.22	V
V_{IH}	输入高电压， $3.0V \leq VDD33 \leq 3.6V$	$0.7 \times VDD33$	-	-	V
V_{IL}	输入低电压， $3.0V \leq VDD33 \leq 3.6V$	-	-	$0.3 \times VDD33$	V
V_{OL}	输出低电压 @ $I_{OL} = 12mA$	-	-	0.4	V
V_{OH}	输出高电压 @ $I_{OH} = 20mA$	2.4	-	-	V
I_{5VI0}	IO (5V耐压) 输出3.3V时驱动电流	5	-	23	mA
I_{33VI0}	IO (3.3V耐压) 输出3.3V时驱动电流	12	-	26	mA
ΣI_{VDD}	芯片所有IO总电流之和	-	-	180	mA
Pde	采用5V供电，芯片1.1V采用外部DC-DC芯片供电，正常识别时5V输入的总功耗（环境温度 $T_A = 25^\circ C$ ）	75	-	175	mW
Pdi	采用5V给芯片供电，芯片采用内部PMU，正常识别时5V输入的总功耗（环境温度 $T_A = 25^\circ C$ ）	165	-	265	mW
ACC _{HSI}	RC温漂 $T_A = -40$ to $85^\circ C$	-2	-	2	%
T_A	芯片工作环境温度	-40	-	+85	$^\circ C$
T_{ST}	芯片储存环境温度	-55	-	+150	$^\circ C$

4 封装信息

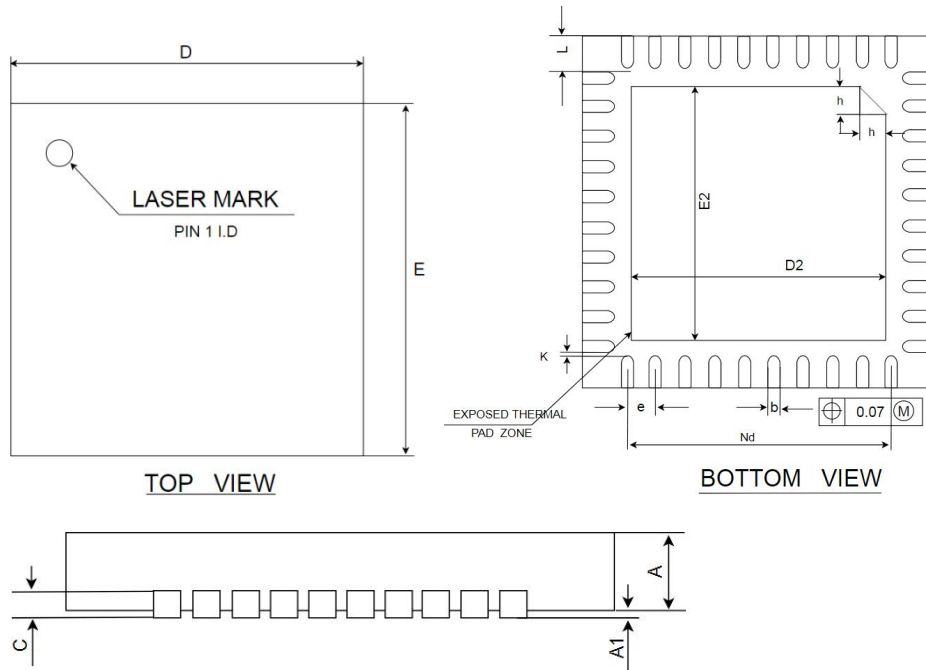


表 4-1 QFN40 尺寸表

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.80	0.85	0.90
A1	—	0.02	0.05
b	0.15	0.20	0.25
c	0.18	0.20	0.25
D	4.90	5.00	5.10
D2	3.60	3.70	3.80
e	0.40BSC		
Nd	3.60BSC		
E	4.90	5.00	5.10
E2	3.60	3.70	3.80
L	0.35	0.40	0.45
K	0.20	—	—
h	0.30	0.35	0.40

5 订购信息

表 5-1 订购信息表

Orderable Device	Flash	Status	Package Type	Pins	Package Qty	Eco Plan	MSL Peak Temp	Op Temp (°C)
CI1306	4MByte	MP	QFN40/Tape	40	TBD	RoHS & Green	Level-3 260C-UNLIM	-40 to 85

6 应用方案

6.1 应用参考电路图

CI1306 芯片外围仅需要少量器件就可以支持各类语音应用。针对语音部分，该芯片可以支持双麦克风输入或单麦克风输入+AEC 回声消除的方案。用户可以根据设计的应用方案功能、功耗和成本要求选择合适的电路，下面对该芯片一个单麦克风输入+AEC 回声消除方案的应用参考电路图做具体描述。

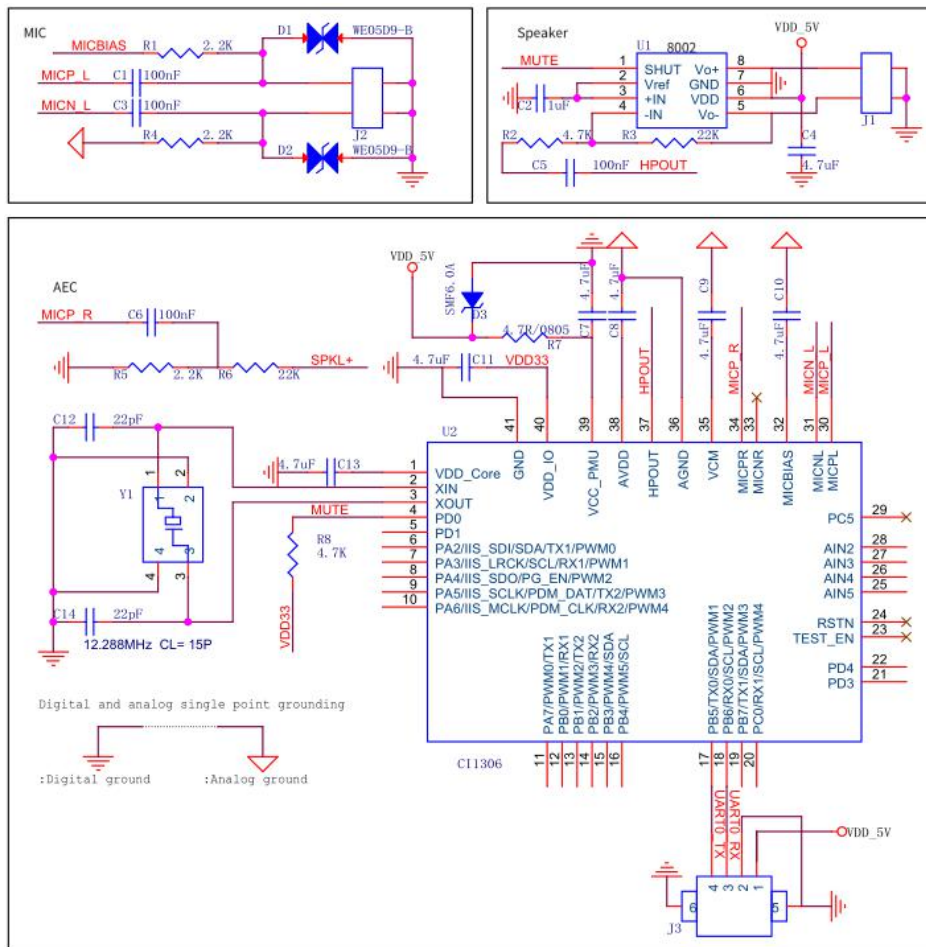


图 6-1 CI1306 应用参考电路图

上图为 CI1306 一个支持单麦克风输入+AEC 回声消除和功放输出的应用方案电路图。该芯片可以采用 5V 直接供电，用户可按照上图中对应的外围器件规格来进行设计。CI1306 芯片推荐采用外部晶振，但芯片也内置了高精度 RC 振荡器，对成本有较高要求且支持算法功能不多时，可直接采用内部的高精度 RC 振荡器。

原理图设计时如果要考虑板级在线升级功能，可以将 UART0 引脚引出，以方便 PCB 板贴片完成后通过 UART0 对主芯片内部的 Flash 进行固件升级。芯片的 PA4 (PG_EN) 引脚内部带上拉，上电默认为升级模式，开机后要检测外部 UART0 口发来的升级信号，如果有则直接

启动升级。芯片默认的开机时间因为增加了升级模式的检测而延长，大概约 850ms；如果用户对开机时间有很高的要求，可以将 PA4 脚引出，增加两个 2.2K 的下拉电阻到地，两个 2.2K 电阻连接的中间增加一个测试点，此时芯片开机为正常模式，开机时间大概约 350ms，可以缩短开机时间。如果此时要在线升级可以通过外部给两个 2.2K 电阻连接的中间测试点供高电平，将 PA4 引脚拉高，再通过 UART0 升级。

该芯片方案可选用差分麦克风设计或单端麦克风设计，推荐采用上图中的差分麦克风设计。如果用户对成本有要求，可以将上图中麦克风部分修改为单端麦克风设计，可以比差分麦克风少使用一些被动器件，但该方式仅推荐应用在麦克风线长小于 20 厘米的场合中，否则会因为线太长，抗干扰效果不够，导致语音识别效果没有差分麦克风设计的方式好。上图中功放采用的是 AB 类的功放，推荐采用 8002 功放芯片，用户也可以按照方案的要求自行选择功放芯片，如果不需要功放功能时也可以去掉该部分电路以降低成本。用户如果不用 AEC 回声消除功能，也可以去掉该部分电路以降低成本。

用户如果对方案的功耗没有特殊要求时，建议直接采用芯片内部的 PMU 供电，如果有功耗要求，可以采用增加外部 DCDC 芯片给芯片 1.1V 供电，以降低功耗。芯片的 UART 口均支持 5V 通信，上图中的 UART0 口是接的 3.3V 信号，如果要接 5V，在 UART0 的 RX 和 TX 管脚外围增加连接到 5V 的上拉电阻即可，不用额外增加电压转换电路。

6.2 应用其它注意事项

1. 芯片集成了 PMU 管理单元，PMU 包含三个 LDO，分别给芯片提供 3.3V 和 1.1V 电压，如对功耗无特殊要求，方案无需外部电源芯片。
2. 芯片采用无铅环保工艺制造，SMT 焊接时请按照无铅标准设置炉温和时间等参数。
3. 芯片取用、包装时需注意静电影响，建议采用抗静电材料隔离。

- 启英泰伦保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整和最新。
- 任何半导体产品特定条件下都有一定的失效或发生故障的可能，买方有责任在使用本产品进行系统设计和整机制造时遵守安全标准并采取安全措施，以避免潜在失败风险可能造成人身伤害或财产损失情况的发生！
- 产品提升永无止境，我司将竭诚为客户提供更优秀的产品！